

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2001-185444

(P2001-185444A)

(43)公開日 平成13年7月6日(2001.7.6)

(51)Int.Cl.

H 01 G 4/33  
H 01 L 23/12  
27/04  
21/822

識別記号

F I

H 01 G 4/06  
H 01 L 23/12  
27/04

テ-マコ-ト(参考)

102 5 E 082  
L 5 F 038  
C

審査請求 未請求 請求項の数9 O L (全7頁)

(21)出願番号 特願平11-366682

(22)出願日 平成11年12月24日(1999.12.24)

(71)出願人 000006633

京セラ株式会社

京都府京都市伏見区竹田鳥羽殿町6番地

(72)発明者 永仮 尚謙

鹿児島県国分市山下町1番4号 京セラ株式会社総合研究所内

(72)発明者 久和 俊一

鹿児島県国分市山下町1番1号 京セラ株式会社鹿児島国分工場内

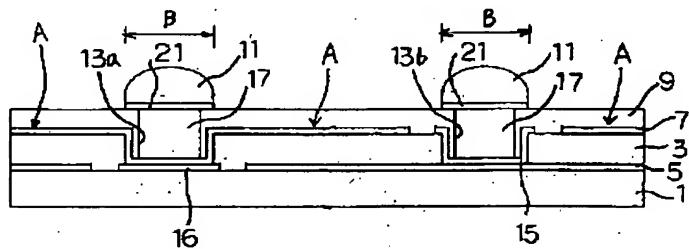
最終頁に続く

(54)【発明の名称】 薄膜電子部品

(57)【要約】

【課題】絶縁体層におけるクラック発生を防止し、絶縁性を確保することができる薄膜電子部品を提供する。

【解決手段】支持基板1と、該支持基板1上に設けられ、絶縁体層3と電極層5、7を有する薄膜素子Aと、該薄膜素子Aおよび絶縁体層3が形成されていない絶縁体層非形成領域Bを被覆する保護層9と、該保護層9から突出して設けられた半田バンプ11とを具備するとともに、絶縁体層非形成領域Bにおける保護層9に貫通孔13a、13bを設け、半田バンプ11を、貫通孔13a、13b内の半田拡散防止金属17を介して電極層5、7に電気的に接続した。



## 【特許請求の範囲】

【請求項 1】支持基板と、該支持基板上に設けられ、絶縁体層と電極層を有する薄膜素子と、該薄膜素子および前記絶縁体層が形成されていない絶縁体層非形成領域を被覆する保護層と、該保護層から突出して設けられた半田バンプとを具備するとともに、前記絶縁体層非形成領域における保護層に貫通孔を設け、前記半田バンプを、前記貫通孔内の半田拡散防止金属を介して前記電極層に電気的に接続したことを特徴とする薄膜電子部品。

【請求項 2】薄膜素子の電極層はAuからなることを特徴とする請求項 1 記載の薄膜電子部品。 10

【請求項 3】薄膜素子は、絶縁体層を下側電極層と上側電極層により挟持した受動素子であることを特徴とする請求項 1 または 2 記載の薄膜電子部品。

【請求項 4】貫通孔には、半田拡散防止金属が充填されていることを特徴とする請求項 1 乃至 3 のうちいずれかに記載の薄膜電子部品。

【請求項 5】貫通孔に充填された半田拡散防止金属の表面、および絶縁体層非形成領域における保護層の表面であって前記貫通孔の周囲に、半田拡散防止金属層が形成されていることを特徴とする請求項 1 乃至 4 のうちいずれかに記載の薄膜電子部品。 20

【請求項 6】保護層の表面には表面保護層が形成され、該表面保護層には、前記保護層の貫通孔と連通する貫通孔が形成されており、前記表面保護層の貫通孔に半田バンプの下部が充填されていることを特徴とする請求項 1 乃至 5 のうちいずれかに記載の薄膜電子部品。

【請求項 7】半田バンプと、半田拡散防止金属または半田拡散防止金属層との間には、半田密着層が形成されていることを特徴とする請求項 1 乃至 6 のうちいずれかに記載の薄膜電子部品。 30

【請求項 8】半田拡散防止金属および半田拡散防止金属層は、Ti、Cr、Ni、Cu、Pd、Pt、およびこれらの金属から選ばれる 2 種以上からなる合金のうちいずれかからなることを特徴とする請求項 1 乃至 7 のうちいずれかに記載の薄膜電子部品。

【請求項 9】半田バンプは、Pb、Sn、Ag、In、Cu、Bi、Sb および Zn のうち少なくとも 2 種以上の金属からなることを特徴とする請求項 1 乃至 8 のうちいずれかに記載の薄膜電子部品。 40

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明は薄膜電子部品に関し、特に、支持基板に、絶縁体層と Au からなる電極層を有する薄膜素子を設け、この薄膜素子を保護層で被覆するとともに、保護層から半田バンプを突出して設けた薄膜電子部品、例えば、薄膜コンデンサ、薄膜インダクタ、薄膜フィルタ等に好適に用いられる高周波用途の薄膜電子部品に関するものである。

## 【0002】

【従来技術】近年、電子機器の小型化、高機能化に伴い、電子機器内に設置される電子部品にも小型化、薄型化、高周波対応などの要求が強くなっている。

【0003】特に、大量の情報を高速に処理する必要のあるコンピュータの高速デジタル回路では、パソコンコンピュータレベルにおいても、CPUチップ内のクロック周波数は 200 MHz から 1 GHz、チップ間バスのクロック周波数も 75 MHz から 133 MHz という具合に高速化が顕著である。

【0004】また、LSI の集積度が高まりチップ内の素子数の増大につれ、消費電力を抑えるために電源電圧は低下の傾向にある。これら I C 回路の高速化、高密度化、低電圧化に伴い、コンデンサ等の受動部品も小型大容量化と併せて、高周波もしくは高速パルスに対して優れた特性を示すことが必須になってきている。

【0005】動作周波数が高くなるにつれ、素子の持つ抵抗やインダクタンスがロジック回路側の電源電圧の瞬時低下、または新たな電圧ノイズを発生させてしまい。結果として、ロジック回路上のエラーを引き起こしてしまう。特に最近の LSI は総素子数の増大による消費電力増大を抑えるために電源電圧は低下しており、電源電圧の許容変動幅も小さくなっている。今後、さらに素子数の増大と動作周波数の増加が促進されると、実装部分の抵抗、インダクタンス成分も無視できなくなり、ロジック回路エラーの一要因となってくる。

【0006】また、素子数の増大に伴う実装精度の向上や、部品実装に伴うリフロー耐性の向上等、前述した受動素子自身の電気的な特性だけではなく、実装に関する特性（実装精度、実装信頼性）も高いレベルで要求されるようになってきている。

【0007】コンデンサの接続部のインダクタンスを低減させる手法に関して、U S P 4, 439, 813 に、TiW、Ta 及び Al、Cu からなる下部電極からの電気信号を最短距離で得るため、絶縁層、上部導体層及び保護層に貫通孔を設け、この貫通孔内壁に Cr / Cu / Au からなる BLM 層を形成した後、この BLM 層上に半田バンプを形成した薄膜コンデンサが開示されている。

## 【0008】

【発明が解決しようとする課題】しかしながら、U S P 4, 439, 813 に開示された端子部構造の場合、上部下部電極上に、貫通孔を有する SiO<sub>2</sub> 絶縁層の貫通孔を被覆する様に BLM 層が形成されているため、導体層への半田の拡散は抑制できる。しかしながら、上部電極側の半田バンプが誘電体薄膜上に形成されているため、リフロー時の半田バンプの収縮により、誘電体薄膜に過大な応力が発生するため、誘電体薄膜にクラックが発生し、絶縁性を確保することが困難となるという問題があった。

【0009】即ち、受動部品の高周波用途を考慮する場

合、高周波での損失の小さい材料が電極及び導体として用いられる。低抵抗な電極材料として、Cu、Ni、Ag およびAuが考えられるが、Cu、Niは耐酸化性に問題があり、誘電体薄膜形成時、磁性体薄膜形成時、高温での処理が必要な薄膜コンデンサや薄膜インダクタにおいては電極として使用するのが困難である。

【0010】また、Agは耐酸化性の点ではCu、Niに比較して優れているものの、マイグレーションおよび誘電体との反応の問題があり、絶縁層の薄い薄膜部品の電極として使用するのは困難である。

【0011】一方、Auは低抵抗でかつ耐酸化性が良好であり、誘電体および磁性体との反応もないため、高周波用途の薄膜コンデンサや薄膜インダクタの電極として十分使用可能である。

【0012】しかしながら、受動部品の抵抗を下げるためにAuからなる電極を用いた場合、接続強度やリフロー耐性に関して問題があった。

【0013】即ち、Auは、通常、半田との密着層として用いられるほど、半田と反応しやすく、すぐにAu—Sn合金を形成する。このAu—Sn合金は固くてもろい金属であり、半田と電極との界面に厚い合金層が形成されると、半田バンプの密着強度が劣化するという問題があった。

【0014】しかしながら、半田の濡れ性を上げ、接触面積を増加させるためにAuからなる電極層は必要であり、通常薄いAu層が端子及びパッド表面に形成される。また、半田に含有されるSnはリフロー時にAu—Sn合金を形成しながらAu層上を拡散していくので、端子及びパッド下またはその周囲にAu等の半田に対して濡れの良い電極あるいは導体が近接している場合、半田がそのAu層に流れ込み、電極間でショートしたり、Au層消失による特性劣化などのリフロー耐性に問題が生じてしまう。

【0015】以上の様に、種々の構造が提案されているが、Auからなる電極を有し、かつ半田バンプを有する薄膜電子部品へ応用する場合、素子特性と素子信頼性及び接続信頼性を満足する素子構造は今までなかった。本発明は、絶縁体層におけるクラック発生を防止し、絶縁性を確保することができる薄膜電子部品を提供することを目的とし、さらには、Auからなる電極を有し、かつ半田バンプを有する薄膜電子部品において、素子特性、素子信頼性および接続信頼性を向上できる薄膜電子部品を提供することを目的とする。

#### 【0016】

【課題を解決するための手段】本発明の薄膜電子部品は、支持基板と、該支持基板上に設けられ、絶縁体層と電極層を有する薄膜素子と、該薄膜素子および前記絶縁体層が形成されていない絶縁体層非形成領域を被覆する保護層と、該保護層から突出して設けられた半田バンプとを具備するとともに、前記絶縁体層非形成領域における

保護層に貫通孔を設け、前記半田バンプを、前記貫通孔内の半田拡散防止金属を介して前記電極層に電気的に接続したものである。

【0017】このように、絶縁体層非形成領域に半田バンプが形成されるため、薄膜素子の絶縁体層は、絶縁体層の厚みに対して非常に大きな半田バンプが、リフロー時に収縮しても、リフロー工程で生じる半田バンプの熱収縮に伴う応力に対して、絶縁体層が直接ダメージを受けず、絶縁体層に過大な応力が発生することなく、絶縁体層におけるクラック発生を防止することができ、クラックに半田が流れ込むことがなく、これにより絶縁性を確保することができ、素子特性を維持した状態で、かつ実装信頼性も確保できる。

【0018】また、薄膜素子の電極層はAuからなることが望ましい。このようにAuからなる電極層を用いることにより、薄膜素子の高周波化を促進できるとともに、このようにAuからなる電極層を用いたとしても、半田バンプが貫通孔内の半田拡散防止金属を介して電極層に電気的に接続されているため、半田と電極層との界面における合金層の形成が抑制され、半田バンプの密着強度の劣化を抑制できるとともに、リフロー時に半田成分がAuからなる電極層を介して拡散することを防止でき、電極間のショートや、Auからなる電極層消失による特性劣化を抑制でき、リフロー耐性を向上できる。

【0019】さらに、薄膜素子は、絶縁体層を下側電極層と上側電極層により挟持した受動素子であることが望ましい。このような薄膜コンデンサ、薄膜インダクタ、薄膜フィルタ等の高周波用途の薄膜電子部品では、絶縁体層が薄く、しかも良好な高周波特性が要求されるため、本発明を用いる意義は大きい。

【0020】また、貫通孔には、半田拡散防止金属が充填されていることが望ましい。これは、単に貫通孔の内面を半田拡散防止金属で被覆した場合よりも、半田バンプとAuからなる電極層との距離が遠くなり、リフロー処理を繰り返し行った場合に、半田が直接Auからなる電極層に拡散しにくくなるため、半田バンプの密着強度の劣化を抑制でき、実装信頼性も向上できるからである。

【0021】さらに、貫通孔に充填された半田拡散防止金属の表面、および絶縁体層非形成領域における保護層の表面であって前記貫通孔の周囲に、半田拡散防止金属層が形成されていることが望ましい。このようにすることにより、リフロー処理を繰り返し行った場合に、貫通孔の周囲の半田拡散防止金属層により、さらに半田が直接Auからなる電極層に拡散しにくくなり、半田バンプの密着強度の劣化をさらに抑制でき、実装信頼性もさらに向上できる。

【0022】また、保護層の表面には表面保護層が形成され、該表面保護層には、前記保護層の貫通孔と連通する貫通孔が形成されており、前記表面保護層の貫通孔に

半田バンプの下部が充填されていることが望ましい。このような構成を採用することにより、半田の電極層への拡散をさらに防止できる。

【0023】さらに、半田バンプと、半田拡散防止金属または半田拡散防止金属層との間には、半田密着層を形成することにより、半田濡れ性が悪い半田拡散防止金属または半田拡散防止金属層に対して、半田バンプを強固に接合できる。

【0024】上記した、半田拡散防止金属または半田拡散防止金属層は、Ti、Cr、Ni、Cu、Pd、Pt、およびこれらの金属から選ばれる2種以上からなる合金のうちいずれかからなることが望ましい。

【0025】さらに、上記した半田バンプは、Pb、Sn、Ag、In、Cu、Bi、SbおよびZnのうち少なくとも2種以上の金属からなることが望ましい。

【0026】

【発明の実施の形態】図1は、薄膜コンデンサからなる薄膜電子部品を示すもので、この薄膜コンデンサは、図1に示すように、支持基板1上に、絶縁体層3（誘電体薄膜）と電極層5、7を有する薄膜素子Aが複数設けられて構成されている。電極層5、7はAuから構成され、絶縁体層3は電極層5、7により挟持されて、薄膜素子A（容量素子）が構成されている。

【0027】薄膜コンデンサの誘電体薄膜を構成する絶縁体層3は、高周波領域において高い比誘電率を有するペロブスカイト型酸化物結晶からなる誘電体でよく、例えばPb(Mg, Nb)O<sub>3</sub>系、Pb(Mg, Nb)O<sub>3</sub> - PbTiO<sub>3</sub>系、Pb(Zr, Ti)O<sub>3</sub>系、Pb(Mg, Nb)O<sub>3</sub> - Pb(Zr, Ti)O<sub>3</sub>系、(Pb, La)ZrTiO<sub>3</sub>系、BaTiO<sub>3</sub>系、(Sr, Ba)TiO<sub>3</sub>系、あるいはこれに他の添加物を添加したり、置換した化合物であってもよく、特に限定されるものではない。

【0028】また、絶縁体層3の膜厚は、高容量と絶縁性を確保するため0.3～1.0μmが望ましい。これは0.3μmよりも薄い場合には被覆性が良好でなく、絶縁性が低下する場合があり、1.0μmよりも厚い場合には、容量が小さくなる傾向があるからである。絶縁体層3の膜厚は0.4～0.8μmが望ましい。

【0029】Auからなる電極層5、7の膜厚は、高周波領域でのインピーダンスと膜の被覆性を考慮すると0.3～0.5μmが望ましい。電極層5、7の膜厚が0.3μmよりも薄い場合には、一部に被覆されない部分が発生する虞があるからであり、また0.5μmよりも厚い場合は、高周波領域における導体の表皮効果を考慮すると導体層の抵抗は殆ど変化しないからである。

【0030】ここで、支持基板1としては、アルミナ、サファイア、窒化アルミ、MgO単結晶、SrTiO<sub>3</sub>単結晶、表面酸化シリコン、ガラス、石英等から選択されるもので特に限定されない。

【0031】そして、薄膜素子A、および絶縁体層3が形成されていない絶縁体層非形成領域Bは保護層9により被覆され、この保護層9には、半田バンプ11が突出して設けられている。

【0032】保護膜9は、薄膜コンデンサの表面を保護するためのものであり、例えば、Si<sub>3</sub>N<sub>4</sub>、SiO<sub>2</sub>、ポリイミド樹脂およびBCB（ベンゾシクロブテン）等から構成されている。

【0033】絶縁体層非形成領域Bにおける保護層9には貫通孔13a、13bが形成され、貫通孔13aの底面には上側電極層7が露出しており、また、貫通孔13bの底面には下側電極層5の上面に形成された金属層15が露出している。貫通孔13aの底面に露出した上側電極層7は、金属層16を介して支持基板1に接合されており、下側電極層5は支持基板1に直接接合されている。

【0034】そして、貫通孔13a、13bには半田拡散防止金属（半田バリア層）17が充填されており、この半田拡散防止金属17の表面、および絶縁体層非形成領域Bにおける保護層9の表面であって、貫通孔13a、13bの周囲に半田拡散防止金属層21が形成され、この半田拡散防止金属層21に半田バンプ11が形成されている。

【0035】半田拡散防止金属17、および半田拡散防止金属層21は、Ti、Cr、Ni、Cu、Pd、Pt、およびこれらの金属から選ばれる2種以上からなる合金のうちいずれかからなり、スパッタ、蒸着、メッキ等で形成可能であれば良い。半田拡散防止金属17の厚みは、保護膜9に形成された貫通孔17を完全に充填できればよいが、半田バリアとしての機能を発現するためには0.3μm以上の厚みであればよい。

【0036】半田バンプ11は、Pb、Sn、Ag、In、Cu、Bi、SbおよびZnのうち少なくとも2種以上の金属からなることが望ましく、薄膜電子部品の用途に応じて、融点及び共晶温度の異なる材料を選択すればよい。また、半田バンプ11はスクリーン印刷、ボールマウンター等の公知の技術を用いて形成される。

【0037】また、半田バンプ11と、半田拡散防止金属層21との間には、ハンダ濡れ性の良好な半田密着層が形成されていることが望ましい。ハンダ濡れ性の良好な材料として、Ni-Cr、Au等があり、特にAuが望ましい。さらに、半田拡散防止金属17とAuからなる電極層5、7および保護層9との密着性を向上させるため、これらの間に公知の密着材料であるTiやCrを介在させてよい。

【0038】上記のようにして構成された薄膜電子部品は、半田バンプ11を、母基板の表面の電極に接続して用いられる。

【0039】以上のように構成された薄膜電子部品では、絶縁体層非形成領域Bに半田バンプ11が形成され

ているため、半田バンプ11がリフロー時に収縮しても、リフロー工程で生じる半田バンプ11の熱収縮に伴う応力に対して、絶縁体層3が直接ダメージを受けず、絶縁体層3に過大な応力が発生することなく、絶縁体層3におけるクラック発生を防止することができ、このため、絶縁体層の絶縁性を確保することができ、素子特性を維持した状態で、実装信頼性も確保できる。

【0040】また、薄膜素子Aの電極層5、7として、抵抗の小さいAuからなる電極層5、7を用いたため、高周波での抵抗を低下でき、薄膜素子Aの高周波化を促進できる。さらに、高誘電率のペロブスカイト型酸化物を絶縁体層3として使用できるため、高容量の薄膜コンデンサを形成でき、高周波でのインピーダンスを低下することができる。

【0041】さらに、Auからなる電極層5、7を用いたとしても、半田バンプ11が、貫通孔13a、13b内に充填された半田拡散防止金属17を介して電極層5、7に電気的に接続されるため、半田と電極層5、7との界面における合金層の形成が防止され、半田バンプ11の密着強度の劣化を抑制できるとともに、リフロー時に半田成分がAuからなる電極層5、7を介して拡散することを防止でき、電極層5、7間のショートや、Auからなる電極層5、7の消失による特性劣化を抑制でき、リフロー耐性を向上できる。

【0042】さらに、貫通孔13a、13bの周囲における保護層9の表面に、半田拡散防止金属層21を貫通孔13a、13bから外方に張り出して形成しているため、リフロー処理を繰り返し行った場合に、貫通孔13a、13bの周囲の半田拡散防止金属層21により、さらに半田が電極層5、7に拡散しにくくなり、半田バンプ11の密着強度の劣化を抑制でき、実装信頼性もさらに向上できる。

【0043】尚、本発明での電極層5、7の材料は低抵抗であり、かつ高温での耐酸化性及び誘電体材料との反応の小さいAuからなる材料であるが、支持基板1との密着性を上げるために、電極層5、7と支持基板1との間にTiやCrに代表される密着層を介在しても良い。

【0044】また、上記例では、本発明を薄膜コンデンサに適用した例について説明したが、本発明では上記例に限定されるものではなく、例えば、薄膜インダクタ、薄膜LCフィルタ、あるいはこれらを複合した薄膜複合部品に適用しても良い。

【0045】また、上記例では、一層の絶縁体層を電極層で挟持した単板型を示したが、複数の絶縁体層と電極層とを交互に積層した薄膜コンデンサであっても良い。

【0046】図2は、本発明の他の例を示すもので、この例では、保護層9の表面には表面保護層31が形成され、この表面保護層31には、保護層9の貫通孔13a、13bとそれぞれ連通する貫通孔33a、33bが形成されており、表面保護層31の貫通孔33a、33b

bに半田バンプ11の下部が充填されている。

【0047】このような薄膜電子部品では、上記例と同様の効果を得ることができるとともに、2層の保護層9、31が形成されているため、受動素子の耐湿性をさらに向上することができる。

【0048】

【実施例】電極層ならびに半田拡散防止金属の形成は高周波マグネトロンスパッタ法を、誘電体薄膜（絶縁体層）はゾルゲル法にて作製した。

10 【0049】先ず、アルミナからなる支持基板上にTiからなる3nmの密着層を形成し、この密着層の上面に、0.3μmのAu層を形成し、下側電極層とした。

【0050】フォトリソグラフィ技術を用いて、下側電極層をパターン加工した。加工された下側電極層に、ゾルゲル法にて合成したPb(Mg<sub>1/3</sub>Nb<sub>2/3</sub>)O<sub>3</sub>－PbTiO<sub>3</sub>－PbZrO<sub>3</sub>塗布溶液をスピンドル法を用いて塗布し、乾燥させた後、380℃で熱処理、815℃で焼成を行い、膜厚0.7μmのPb(Mg<sub>1/3</sub>Nb<sub>2/3</sub>)O<sub>3</sub>－PbTiO<sub>3</sub>－PbZrO<sub>3</sub>からなる誘電体薄膜を形成した。その後フォトリソグラフィ技術を用いて、誘電体薄膜に貫通孔を形成した。

20 【0051】次に、誘電体薄膜の上面に、膜厚0.3μmのAu層を形成し、上側電極層とし、この上側電極層上に、膜厚30nmのTiからなる密着層を形成し、フォトリソグラフィ技術を用いて、上側電極層および密着層を加工し、薄膜コンデンサとした。

【0052】この後、光感光性BCBを塗布し、露光、現像を行い、Auからなる電極層が露出するように、直径約100μm、深さ1μmの貫通孔を有する保護層を形成した。

30 【0053】保護層上および貫通孔内に蒸着法により、膜厚1.5μmの半田拡散防止金属層を形成し、この後、膜厚0.1μmの半田密着層Auを形成し、保護層の貫通孔の内壁面、および保護層表面における貫通孔周囲が残留するように、貫通孔を中心にして直径120μmの形状にフォトリソグラフィを用いて加工した。

【0054】最後に、スクリーン印刷を用いて、加工された半田拡散防止金属層の上にPbが63重量%、Snが37重量%からなる共晶半田ペーストを転写し、リフローを行い、半田バンプ層を形成し、図1に示したような薄膜コンデンサを得た。

【0055】得られた薄膜コンデンサの有効電極面積は1.4mm<sup>2</sup>であり、周波数1kHzでの静電容量は約40nFであった。

【0056】比較例として、同じプロセス及び条件を用いて、図3に示した断面構造を有する薄膜コンデンサを得た。この従来の薄膜コンデンサでは、Auからなる電極層51、53上に、直接半田拡散防止金属層55が形成され、その上に保護膜57が形成されており、半田拡散防止金属層55が電極層51、53と保護膜57との

間に形成され、保護膜 5.7 に設けられた貫通孔の底部に露出した半田拡散防止金属層 5.5 に、半田バンプ 5.9 の下部が接続されている。

【0057】両者の端子構造の違いを比較するため、半田バンプ形成時のリフロー条件で表 1 に示す回数だけリフローを繰り返し、半田バンプの半田が A u からなる電極層をどの程度拡散するかを、高倍率のマイクロスコープで観察し、半田バンプ形成時の半田バンプの直径 R<sub>1</sub> と、リフロー後の直径 R<sub>2</sub> の比 (R<sub>2</sub> / R<sub>1</sub>) を求め、その結果を表 1 に記載した。

【0058】また、ボールシェア強度を、シェア強度スターを用いて各リフロー後に測定し、その結果を図 4 に示した。

【0059】

【表 1】

リフロー	半田拡がり径／初期半田径	
	実施例	比較例
回数		
1	1.0	1.0
2	1.0	2.0
3	1.0	4.0
4	1.0	6.0
5	1.0	端子間短絡 検定不可
6	1.0	端子間短絡 検定不可
7	1.0	端子間短絡 検定不可
8	1.0	端子間短絡 検定不可
9	1.0	端子間短絡 検定不可
10	1.0	端子間短絡 検定不可

【0060】表 1 によると、比較例で作製した図 3 の断面構造を有する薄膜コンデンサでは、リフロー 2 回目の時点で、初期の半田ボールの 2 倍の大きさまで、A u からなる電極層上へ拡散しているのに対し、本発明の図 1 の断面構造を有する薄膜コンデンサでは、リフロー 10 回目でも拡散は生じていなかった。このように、端子構造を変えることによって、半田の拡散を抑制できることがわかる。

【0061】また、図 4 は繰り返しリフロー処理後のボールシェア強度を測定した結果であるが、比較例で作製した図 3 の断面構造を有する薄膜コンデンサでは、リフロー 1 回目ですでにイニシャルの 30% 強度が低下し、2 回目ではイニシャルの約 50% の強度しかないのでに対して、本発明の断面構造を有する薄膜コンデンサでは、リフロー 10 回目でもイニシャルの約 5% 程度しか低下しておらず、半田バンプの強度劣化も改善されていることがわかる。

【0062】図 5 は本発明の断面構造を有する薄膜コンデンサ、および比較例として作製した薄膜コンデンサにおけるリフロー回数と静電容量の関係を示した図であ

る。比較例の試料では、リフロー回数の増加と共に、静電容量が徐々に低下し、5 回目でショートが発生した。この静電容量の低下は半田の A u 電極層への拡散により、容量を形成する電極層の有効面積が低下したためである。また 5 回目では極性の異なる電極層間が半田の拡散により短絡したため、導通が生じている。

【0063】これに対し、本発明の断面構造を有する薄膜コンデンサでは、リフロー 10 回目においても、容量の変化はほとんど生じていないことから、半田の拡散及び半田バンプの熱収縮に伴う応力は誘電体薄膜にはほとんど影響されず、絶縁が確保されていることがわかる。

【0064】また、半田バンプの組成以外のプロセスは同様にして、Pb 95 Sn 5 半田、Sn-3.5 Ag 半田、Sn-3 Ag-0.7 Cu 半田の半田バンプを有する薄膜コンデンサを作製し、同様の評価を行った。リフロー温度こそ半田バンプ組成によって異なるものの、密着強度の劣化、および静電容量の劣化の挙動は共晶半田バンプでの結果と同様であり、本発明の構造がリフロー耐性に対して大きな効果があることを確認した。

【0065】

【発明の効果】以上詳述したように、本発明によれば、絶縁体層非形成領域に半田バンプが形成されるため、薄膜素子の絶縁体層は、絶縁体層の厚みに対して非常に大きな半田バンプが、リフロー時に収縮しても、リフロー工程で生じる半田バンプの熱収縮に伴う応力に対して、絶縁体層が直接ダメージを受けず、絶縁体層に過大な応力が発生することなく、絶縁体層におけるクラック発生を防止して絶縁性を確保することができ、素子特性を維持した状態で、実装信頼性も確保できる。

【図面の簡単な説明】

【図 1】本発明の薄膜電子部品を示す断面図である。

【図 2】本発明の他の例の薄膜電子部品を示す断面図である。

【図 3】比較例の薄膜コンデンサを示す断面図である。

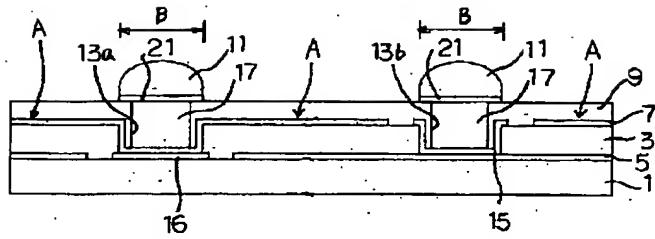
【図 4】リフロー回数に対するボールシェア強度劣化率を示した図である。

【図 5】リフロー回数に対する静電容量劣化率を示した図である。

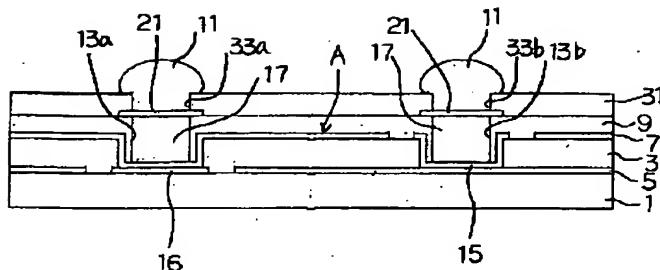
【符号の説明】

40 1 . . . 支持基板  
3 . . . 絶縁体層  
5、7 . . . 電極層  
9 . . . 保護層  
11 . . . 半田バンプ  
13a、13b . . . 貫通孔  
17 . . . 半田拡散防止金属  
21 . . . 半田拡散防止金属層  
A . . . 薄膜素子  
B . . . 絶縁体層非形成領域

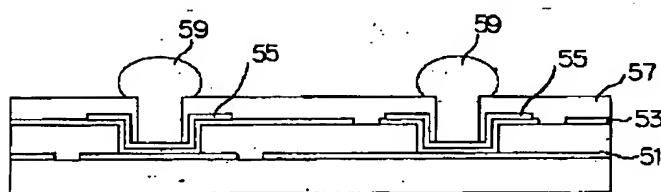
【図 1】



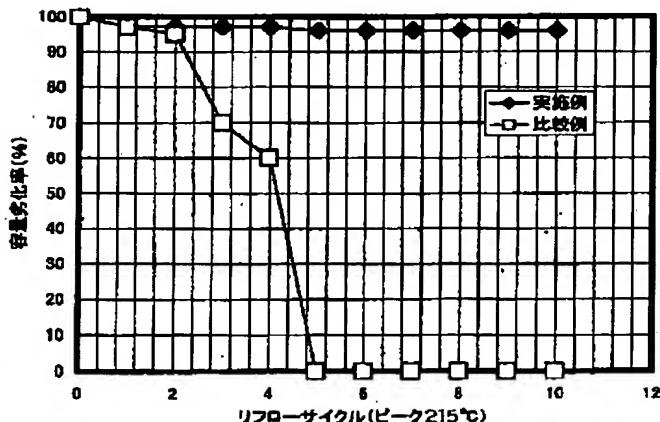
【図 2】



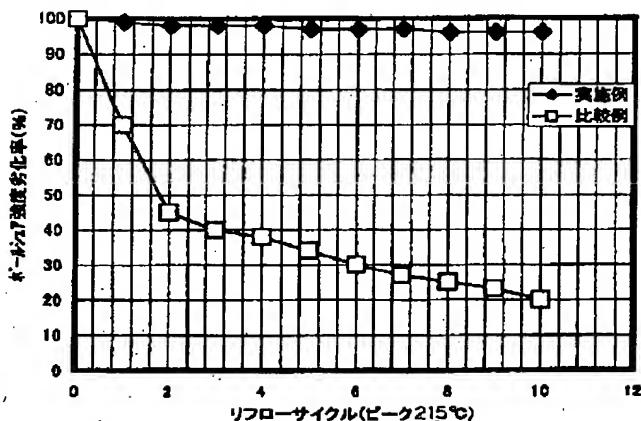
【図 3】



【図 5】



【図 4】



フロントページの続き

F ターム (参考) 5E082 AA01 AB03 BB05 BC23 BC33  
EE05 EE23 EE37 FG03 FG26  
FG41 GG01 GG11 GG28 HH21  
HH43 HH47 JJ06 JJ15 KK01  
5F038 AC05 AC15 AC18 AC19 BE07  
EZ17 EZ20